

## MODELISATION ANALYTIQUE DE L'EFFET KINK DANS UN TRANSISTOR EN COUCHES MINCES A BASE DE POLYSILICIUM

Reçu le 03/05/2006 – Accepté le 08/01/2008

### Résumé

Un modèle analytique simple du fonctionnement, en régime statique, d'un transistor en couches minces à base de polysilicium ou TFT poly-Si (polysilicon Thin Film Transistor) est proposé. Le modèle décrit les propriétés du transistor ainsi que les phénomènes physiques représentatifs du silicium polycristallin. Les résultats de cette étude sont représentés par la simulation du comportement électrique du TFT en prenant en compte l'influence de l'augmentation de la tension de drain sur les caractéristiques courant-tension appelé couramment effet "kink". C'est un effet très important car le courant augmente de telle sorte qu'il n'est plus indépendant de la tension de drain et des dimensions du canal du transistor.

La comparaison des différents tracés, illustrant l'évolution des caractéristiques  $I_{DS}(V_{DS})$  pour diverses valeurs de  $V_{GS}$ , avec les résultats de travaux expérimentaux et théoriques déjà existants ont révélé une bonne concordance.

**Mots clés :** Effet kink, transistor à couches minces (TFTs), polysilicium, modèle analytique.

### Abstract

A simple analytical dc model for n-channel polysilicon Thin Film Transistor (poly-TFT) including a fundamental gate length dependence of voltage at which a kink effect appears in the output characteristics. This important and rapid rise in the output current occurs at large drain-source when the TFT is biased in saturation there is a high electric field in the channel near the drain causing avalanche multiplication or impact ionisation in the pinch-off region. The kink effect increases, in digital circuits, the power dissipation, and slightly degrades the switching characteristics, while, in analogue circuit applications, it reduces the maximum attainable gain as well as the common mode rejection ratio.

The proposed model contains a number of parameters which are easily extracted and can be readily related to the structural and material properties of the poly-Si TFTs. Comparison between the model and measured results show an excellent agreement taking into account different channel lengths.

**Keys words :** kink effect, Thin Films Transistors (TFTs), polysilicon, analytical model

N.H. TOUIDJEN

F. MANSOUR

Laboratoire d'Etude des Matériaux Electroniques pour Application Médicale

Département d'Electronique

Faculté des Sciences de l'Ingénieur

Université Mentouri Constantine -Algérie

### ملخص

إن الغرض من هذا العمل هو اقتراح نموذج رياضي تحليلي بسيط يدرس كل من خصائص المقفل دو طبقات رقيقة من السليسيوم المتعدد البلور أو (polysilicon Thin Film Transistor) و الوظائف الخاصة بهذا الأخير في النظام الدائم.

اعتمادا على هذا النموذج قمنا بمحاكاة الخواص الكهربائية ل poly-Si TFT أخذين بعين الاعتبار تأثير الارتفاع في توتر المجر (drain) على خواص توتر-تيار المسماة عادة ظاهرة " kink ". هذه الظاهرة مهمة جدا لأن التيار يزداد بحيث يصبح تابع لارتفاع توتر المجر (drain) و أبعاد قناة (channel) المقفل.

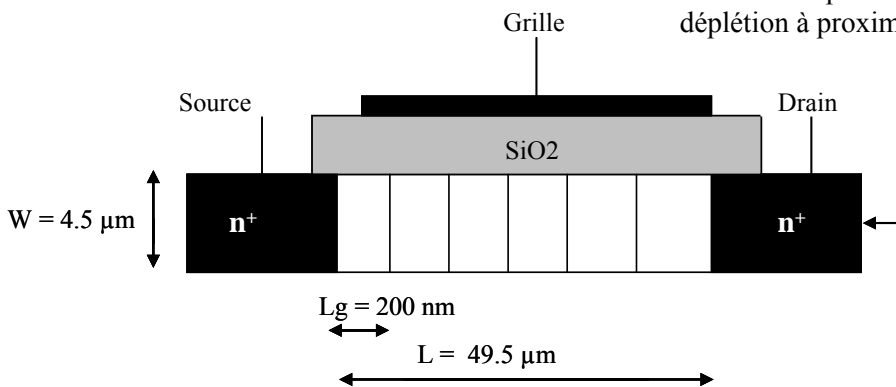
نلاحظ بعد المقارنة بين مختلف المنحنيات المتحصل عليها من المراجع و البحوث المسبق نشرها المبينة لتغيرات الخواص الكهربائية  $I_{DS}(V_{DS})$  لمختلف قيم توتر البوابة (gate) أو ( $V_{GS}$ ) ، توافق مرضي هذا ما يؤكد صحة النتائج المحصل عليها.

**الكلمات المفتاحية :** ظاهرة kink، مقفل دو طبقات رقائق (TFTs) ، السليسيوم المتعدد البلور (polysilicium)، نموذج تحليلي.

Durant les deux dernières décennies, de nombreux travaux ont été consacrés à l'étude des transistors à couches minces à base de polysilicium ou TFTs poly-Si, qui sont de nos jours établis comme faisant partie d'un développement technologique à coût peu élevé pour de larges applications dans le domaine de la micro-électronique [1],[2].

L'une des principales applications des TFT à poly-Si qui a trouvé un grand essor se situe dans la réalisation d'écrans plats à cristaux liquides et à matrice active (ALMCD) (Active Matrix Liquid Crystal Displays) [3]. Le choix et l'excellence du polysilicium pour la réalisation du canal des TFTs affectent de façon directe leurs performances électriques (voir figure 1).

Vu que dans la majorité des modèles de conduction, il est représenté comme une succession de grains parfaits séparés par des joints de grains où plusieurs défauts sont réunis [4]-[5].



**Figure 1 :** Structure d'un transistor à couche mince à base de polysilicium.

En plus de ses diverses applications qui a suscité notre intérêt son utilisation comme grille en technologie MOS [6]. En effet, le polysilicium tend de plus en plus à remplacer la grille classique métallique en aluminium pour les transistors MOSFET et les circuits CMOS intégrés.

Ceci est lié essentiellement à sa facilité de dépôt, ainsi qu'à ses performances technologiques (masque à l'implantation ionique permettant l'auto-alignement drain-source) et électriques (bon comportement conducteur, lorsqu'il est fortement dopé).

L'idée proposée dans le cadre de ce travail à caractère théorique porte sur l'étude de l'effet "kink" sur les caractéristiques électriques du transistor en couches minces à base de polysilicium ou TFT en poly-si, ainsi que sur le paramètre géométrique (longueur L et largeur W du canal).

En effet, l'introduction du phénomène d'ionisation par impact dans le modèle analytique courant-tension adapté au TFT en poly-si en régime de saturation, donne lieu à l'apparition d'une tension de claquage de la jonction de drain et d'un courant de trous circulant vers le contact de substrat à partir de cette jonction où se produit la multiplication des porteurs.

Il est à noter que l'ionisation par impact ou par choc apparaît dans un matériau pour des champs électriques intenses, ce qui permet à certains électrons de la bande de conduction d'acquérir une énergie suffisante, de telle sorte que leur impact sur un atome du réseau cristallin contribue à la rupture d'une liaison de valence. On obtient, donc, deux électrons pour un seul trou dans la bande de valence. Ainsi le processus devient cumulatif donnant naissance au phénomène d'avalanche.

L'accroissement du nombre d'électrons injectés de la source vers le drain provoque une augmentation du nombre de paires d'électrons-trous dans la zone de déplétion à proximité du drain.

Ceci, entraîne un abaissement de la barrière à la jonction source- canal encore plus prononcé, et de ce fait plus d'électrons injectés de la source vers le drain.

On observe, donc un phénomène qu'on appelle couramment effet **kink** caractérisant cette augmentation brutale du courant source-drain en fonction de la tension de drain.

Au cours de cette étude, un modèle analytique courant-tension adapté au transistor TFT à petits grains a été élaboré et qui vise à présenter les caractéristiques électriques du composant en question pour différentes valeurs de  $V_{DS}$ ,  $V_{GS}$  en considérant l'effet de la variation des dimensions du canal (largeur et longueur).

### 1-MODELE ANALYTIQUE COURANT-TENSION D'UN TFT EN POLY-SI A CANAL N :

Il s'agit d'un modèle analytique courant-tension adapté au transistor TFT à petits grains qui tient compte de l'effet kink Lorsque la taille moyenne des grains augmente et devient comparable aux dimensions du transistor en question (largeur et longueur du canal), de nouvelles approches sont nécessaires [7].

Le modèle ainsi, élaboré vise à relier la mobilité des porteurs  $\mu_n$  et la hauteur de la barrière de potentiel à la densité de pièges présente aux joints de grains et à la tension de grille appliquée.

Comme le transistor fonctionne en régime de forte inversion, l'expression de la densité de courant au niveau du  $i^{\text{ème}}$  grain est telle que :

$$J_i = q n_{inv} \exp(-\beta \psi_B(V_i)) \mu_n \frac{V_d}{L_g} \quad (1)$$

Sous l'effet de l'application d'un champ électrique latéral  $\bar{\epsilon}_L$ . La hauteur de barrière de potentiel dans le grain a été exprimée de façon analytique en fonction de la concentration des donneurs, et de la densité des pièges. Moyennant certaines approximations, la hauteur de barrière peut être écrite :

$$\psi_B(V_i) = \frac{y_{inv} q (q \cdot N_t^{\bullet 2} - 4 N_t^{\bullet} \bar{\epsilon}_L \epsilon_{si})}{8 \epsilon_{si} (V_{GS} - V_{T0} - V_i)} \quad (2)$$

Sachant que  $V_{GS}$  et  $V_{T0}$  représentent respectivement les tensions de grille et de seuil.

La concentration des porteurs, et la densité de piège ionisée dans la couche d'inversion sont données par :

$$n_{inv} = \frac{C_{ox} (V_{GS} - V_T - V_i)}{q y_{inv}} \quad (3)$$

$$N_t^{\bullet} = \frac{N_t}{1 + 0,5 \exp\left(\frac{E_t - E_{fn}}{KT}\right)} \quad (4)$$

où  $y_{inv}$  exprime la profondeur de la couche d'inversion

Etant donné que le courant de drain  $I_D$  est constant tout au long du canal, son expression se met aisément sous la forme :

$$I_D = \frac{-w}{L} \cdot \mu_n \cdot \int_0^{V_{DS}} \exp(-\beta \psi_B(V_i)) Q_n(V_i) dV_i \quad (5)$$

Une expression qui pourrait approcher l'équation (5), et qui sera favorable au calcul analytique de la densité de charge des porteurs libres relative au  $i^{\text{ème}}$  grain est :

$$Q_n(V_i) = -C_{ox} (V_{GS} - V_T - V_i) \quad (6)$$

En substituant cette expression dans celle du courant de drain donnée par l'équation (5), celui-ci devient:

$$I_D = \frac{w}{L} \mu_n C_{ox} \int_0^{V_{DS}} \exp(-\beta \psi_B(V_i)) (V_{GS} - V_T - V_i) dV_i \quad (7)$$

En outre une formulation du courant de drain en régime de saturation au-delà du régime linéaire donne :

$$I_D = \frac{w}{L} \mu_n C_{ox} \left[ \int_0^{V_{DSAT}} \exp(-\beta \psi_B(V_i)) \cdot (V_{GS} - V_T - V_i) dV_i + (V_{GS} - V_T - V_{DSAT}) \cdot \exp(-\beta \psi_B(V_{DSAT})) \cdot (V_{DS} - V_{DSAT}) (1 + K_n \alpha_{sat} \cdot \exp(-B_n \bar{\epsilon}_L)) \right] \quad (8)$$

Cependant, lorsque la tension  $V_{DS}$  devient plus élevée, le champ à l'interface drain – grille est alors très fort. On observe l'effet kink qui n'apparaît que lorsque  $V_{DS} > V_{DSAT}$  et sera pratiquement indécélable dès que  $V_{DS} \leq V_{DSAT}$ .

Ainsi, pour  $V_{DS} > V_{DSAT}$  le courant de drain sera approximé tout au long du canal, et en utilisant la méthode de SIMPSON se réduit à :

$$I_{D,app} = \frac{w}{L} C_{ox} \mu_n \left\{ \frac{V_{DS}}{6} \left[ \exp(-\beta \Psi_B(0)) (V_{GS} - V_T) + 4 \exp\left(-\beta \Psi_B\left(\frac{V_{DSat}}{2}\right)\right) \left( V_{GS} - V_T - \frac{V_{DSat}}{2} \right) \right] + \exp(-\beta \Psi_B(V_{DSat})) (V_{GS} - V_T - V_{DSat}) \right\} + I_{kink}$$

Avec

$$I_{kink} = \frac{w}{L} C_{ox} n_K \mu_n (V_{GS} - V_T - V_{DSAT}) \left( 1 + K \alpha_{SAT} \exp(B_n / \bar{\epsilon}) \right) \exp(-\beta \Psi_B(V_{SAT})) (V_{DS} - V_{DSAT}) \quad (9)$$

où  $n_K$  est un paramètre du modèle

Quant à  $K_n = 0.048$  S/cm et  $B_n = 1.3$  V/cm représentent respectivement facteur et paramètre exponentiel d'impact d'ionisation [ 8 ].

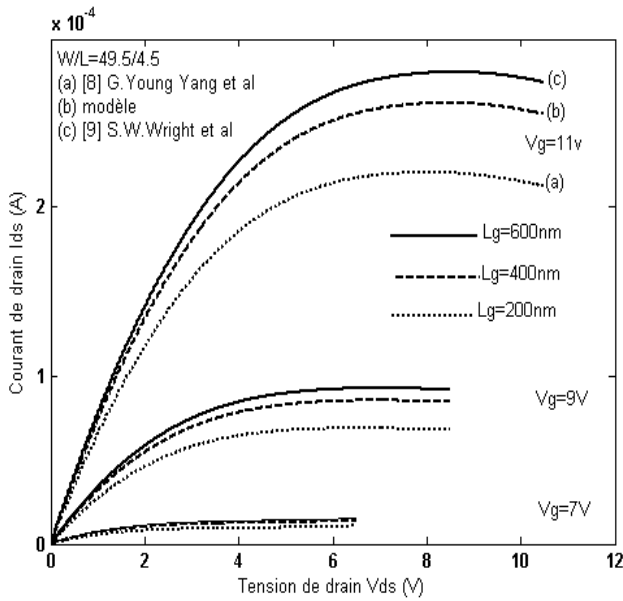
## 2. RESULTATS ET DISCUSSIONS:

### 2.1. Caractéristique courant –tension sans effet kink:

Sur la figure.1 nous avons représenté une structure colonnaire d'un transistor en couches minces à petits grains ( $L_g=200$  nm) dont la couche active est à base de polysilicium d'épaisseur 100 nm.

Quant à la couche d'oxyde est d'environ 40 nm, alors que la largeur et la longueur du canal sont  $49.5 \mu\text{m}$  et  $4.5 \mu\text{m}$  respectivement [8].

**Figure 2 :** Caractéristiques sans effet kink du courant  $I_{DS}$



( $V_{DS}$ ) pour différentes valeurs de la taille des grains d'un TFT en poly-Si à canal n.

La figure.2 montre l'allure typique des caractéristiques  $I_{DS} = f(V_{DS})$  obtenues après simulation pour une tension  $V_{GS} = 11V$  et diverses taille des grains ( $l_g=200nm$  à  $600nm$ ). Pour vérifier la validité du modèle analytique proposé, nous avons comparé nos résultats de simulation avec ceux de modèles numériques et des travaux expérimentaux déjà publiés [8], [9].

Comme, il est clairement illustré par cette figure, au début de l'accumulation des porteurs libres dans le canal, un courant de diffusion s'établit. Lorsque la tension de grille devient de plus en plus élevée, la majorité des porteurs induits par celle-ci contribuent au courant de conduction dans le canal.

Dans cette zone de fonctionnement, les caractéristiques électriques telles que concentration des porteurs et leur mobilité sont fortement liés à la structure du polysilicium (taille des grains, densité de pièges aux joints de grain).

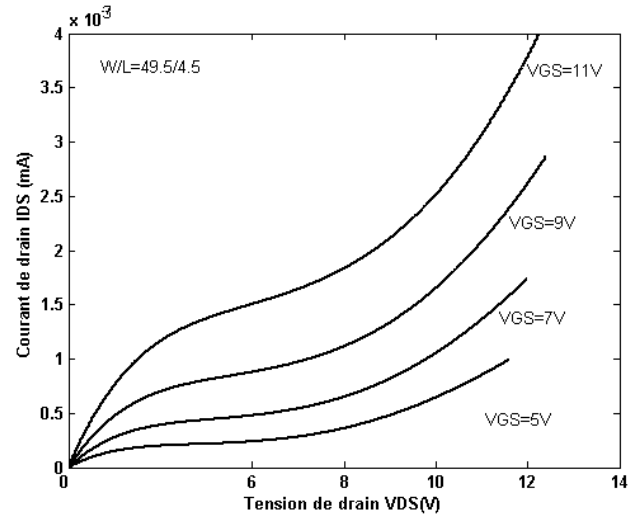
Le transistor fonctionne alors comme une résistance commandée par la tension de grille lorsque la tension drain-source reste faible face à la tension de seuil  $V_T$ .

En conséquence, les caractéristiques électriques d'un TFT en poly-Si sont fortement liées à la structure du polysilicium et ses conditions d'élaboration (taille des grains, densités de pièges aux joints de grains, température).

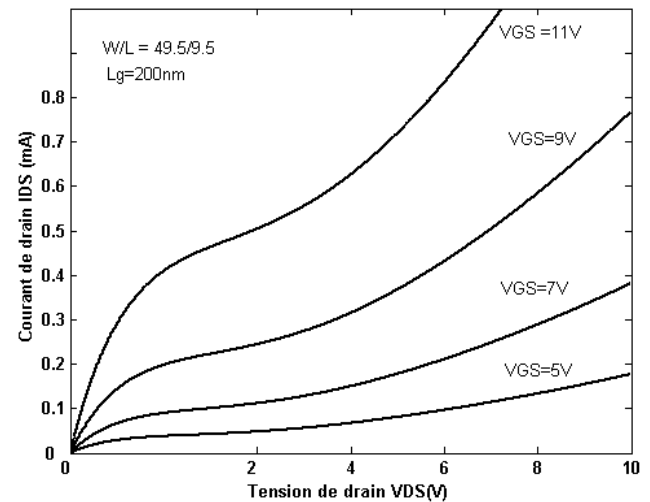
Cependant, nous estimons que le courant de drain devient relativement élevé lorsque la dimension du canal est faible d'environ  $4.5\mu m$  pour des tensions  $V_{GS}$  allant de 7V à 11V.

**2.2. Caractéristique courant – tension tenant compte de l'effet kink:**

Un autre résultat qui fait l'objet de cette étude, est l'effet de l'application d'une tension  $V_{DS}$  relativement élevée sur les caractéristiques courant-tension d'un TFT poly-Si.



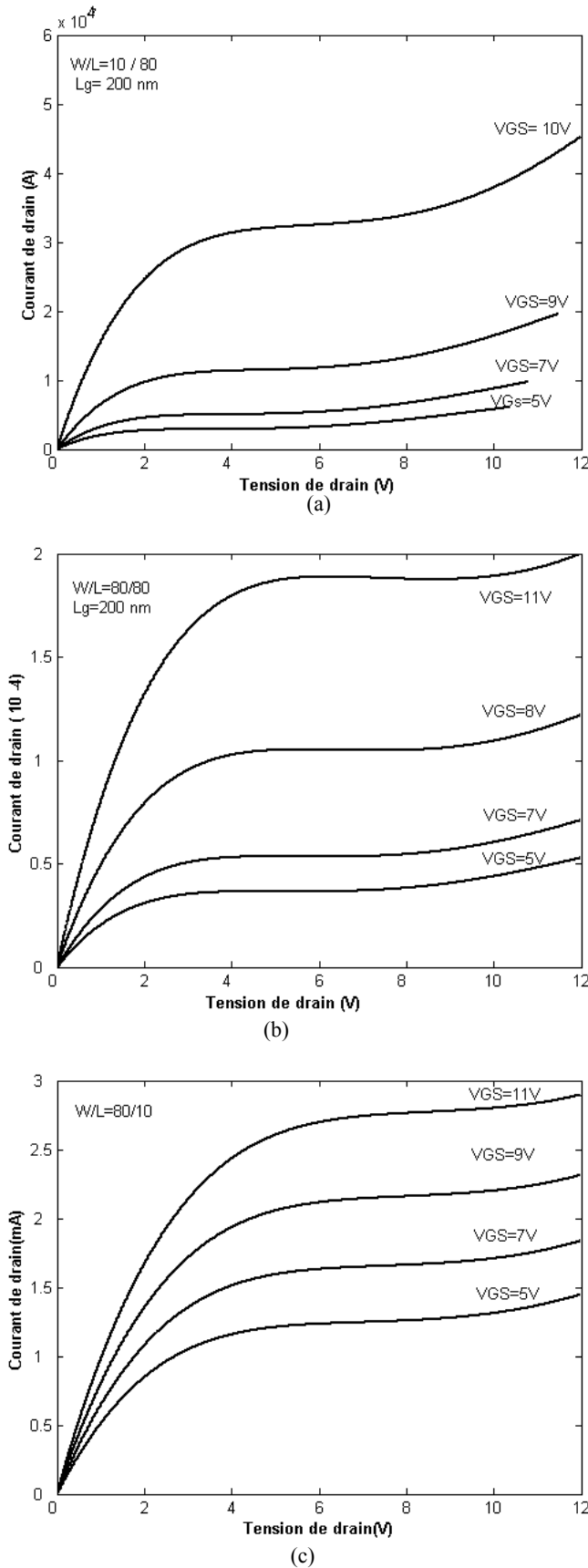
(a) : canal court



(b) : canal long

**Figure 3 :** Variation du courant de drain  $I_{DS}$  avec la tension de drain  $V_{DS}$  en considérant l'effet kink dans un TFT en poly-Si à canal n [8 ]

Effectivement, sur les figures 3 et 4 apparaît l'effet de l'augmentation de cette tension sur le courant de drain où un champ très fort se crée à l'interface drain-grille.



**Figure.4:** Comparaison des caractéristiques  $I_{DS}$  ( $V_{DS}$ ) et effet kink dans un TFT en poly-Si de dimension :  
 (a) largeur inférieure à la longueur  
 (b) largeur égale à la longueur  
 (c) largeur supérieure à la longueur

La multiplication des porteurs se produit rapidement, ce qui donne lieu à l'apparition du phénomène d'ionisation par impact. On observe donc l'effet kink.

C'est un effet très important car le courant augmente de telle sorte qu'il n'est plus indépendant de  $V_{DS}$  et des dimensions du canal du dispositif en question (longueur et largeur), comme il est clairement remarqué sur la figure.4.

## CONCLUSION

Dans le cadre de cette étude un modèle analytique simple du fonctionnement en régime statique d'un transistor en couches minces à base de polysilicium est proposé.

Ce dernier décrit les propriétés du transistor, les phénomènes physiques liés à la structure particulière du polysilicium, ainsi que l'effet de l'application d'une tension de drain excessivement élevée sur les caractéristiques courant-tension du transistor appelé couramment effet "kink".

Ces caractéristiques sont fortement liées aux différents paramètres physiques et électriques du matériau.

Les résultats obtenus ont révélé qu'elles peuvent être affectées d'une manière significative selon les conditions de fabrications et de polarisation du transistor.

Ainsi, avec le modèle développé, nous avons été en mesure d'examiner de près l'influence de l'augmentation de la tension de drain sur le courant caractérisé par l'effet kink en considérant la variation des dimensions du canal (longueur et largeur); aussi avons-nous pu établir une approche analytique décrivant le comportement du transistor en régime de forte inversion.

Il faut noter que l'effet kink dégrade les caractéristiques des TFTs poly-Si. On diminue son influence au minimum possible en insérant deux zones faiblement dopées (technologie LDD – Lightly-Doped-Drain) entre le canal et le drain et entre le canal et la source.

Une synthèse de travaux expérimentaux et théoriques basés sur des modèles aussi bien analytiques que numériques [10]-[13] a été faite, et la comparaison de nos résultats de simulations avec ces travaux a révélé une bonne concordance.

## REFERENCES

- [1] J.Andrew, S.Brad Herner, Tanmay.Kumar, and En-Hsing Chen. " On conduction Mechanism in polycrystalline Silicon Thin-Film Transistor". IEEE Trans on Electron Devices, vol.51, N°11, pp1856-1866, (2004).
- [2] M.Valdinoci, L Colalongo, and G. Baccarino." Analysis of electrical characteristics of polycrystalline silicon thin-film transistors under static and dynamic conditions". Solid-State Electronics, vol.41,9, pp1363-1369, (1997).
- [3] C. Cheng, J.Singh, M.C Poon, and CA Mansun. " Statistical model to predict the performance variation of polysilicon TFTs formed by grain-enhanced technology". IEEETrans on Electron Device, vol.51, pp12, 2061-2067, (2004).
- [4] J.Levinson, F.R.Shepherd, P.J.Scanlon, W.D.Westwood. " Conductivity behaviour in polycrystalline semi-conductor thin film transistors". J.Appl.Phys (53), (2), (1982).
- [5] G.Baccarani, B.Ricco, and G.Spadini. "Transport properties polycrystalline silicon films". J.Appl.Phys (49), (2), (1978).
- [6] J.Y. Lee, C.H Han, and C.K Kim. "High performance low temperature polysilicon TFT's using ECR plasma thermal oxide as gate insulator." IEEE Trans on Electron Devices, vol.15, pp 301-306, (1994).
- [7] A Bolognesi, M. Berliocchi, and al. "Effects of grain boundaries, field-dependent mobility, and interface trap states on the electrical characteristics of pentacene TFT". IEEE Trans on Electron Devices, vol.51, 12, pp1997-2003, (2004).
- [8] Gi-Young Yang, Sung-Hoi Hur, Chul-Hi Han. " A physical –Based Analytical Turn-On Model Polysilicon Thin-Film Transistor for Circuit Simulation". IEEE Transaction on Electron Devices, vol.46,N°1, (1999).
- [9] .S.W. Wright, .MJ. Lee, P.K. Roberts, .C.P.Judge."A semi-empirical simulation model for polycrystalline thin film transistors". Solid-State Electronics, vol.43, 9, pp2047-2055, (1999).
- [10] M.S.Shur, H. C.Slade, M.D.Jacunski, A.Owusu, and T.Y.Herdal. "Spice models amorphous silicon and polysilicon thin film transistor". J.Electrochem.Soc, vol.144, N°8, pp2833-2839, (1997).
- [11] M.Hack, I-Wei. Wu, A.G.Lewis, and T.J.King."Numerical simulation of poly-crystalline silicon thin film transistor including leakage effects". Xerox palo Alto Reseach Center, the institution of Electrical Engineers, CA 94304 USA, (1993).
- [12] GA .Armstrong, D. Brotherton, and J.R.RYRES. "A comparison of the kink effect in polysilicon on insulator transistors". Solid-State Electronics, vol.39, 9, pp1337-1346, (1996).
- [13] Min-Ched Lee, Juhn-Suk Yoo, and Min-Koo Han. " Low-temperature polysilicon TFT with conter-doped lateral body terminal". Electronics lett, vol.38, pp 254-256, (2002).